

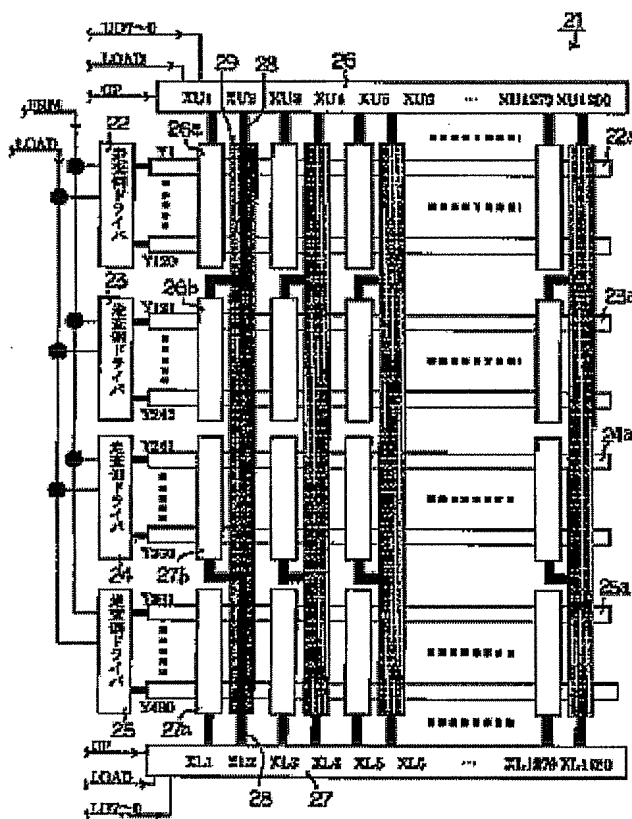
LIQUID CRYSTAL DISPLAY DEVICE

Patent number: JP2001033756
Publication date: 2001-02-09
Inventor: BABA AKIO; KAWAJIRI IKUO
Applicant: KYOCERA CORP
Classification:
- international: **G02F1/1343; G02F1/133; G02F1/13; (IPC1-7):**
G02F1/133; G02F1/133; G02F1/1343
- european:
Application number: JP19990206473 19990721
Priority number(s): JP19990206473 19990721

[Report a data error here](#)

Abstract of JP2001033756

PROBLEM TO BE SOLVED: To make a simple matrix type LCD(Liquid Crystal Display) driven rapidly by multi-division drive and responsible to high contrast and a high frame frequency. **SOLUTION:** In the liquid crystal display device of the simple matrix type, four-division driven first-fourth scanning line groups 22-25 and first, second, third and fourth signal line groups 26a, 26b, 27b, 27a divided to four parts corresponding to respective scanning line groups 22-25 are provided, and input wiring 28 to the second, third signal line groups 26b, 27b excepting the first signal line group 26a and the fourth signal line group 27a closest to the signal side drivers 26, 27 are formed between respective signal lines of the first signal group 26a and the fourth signal line group 27a.



Data supplied from the **esp@cenet** database - Worldwide

Family list

1 family member for: **JP2001033756**

Derived from 1 application

1 LIQUID CRYSTAL DISPLAY DEVICE

Inventor: BABA AKIO; KAWAJIRI IKUO

Applicant: KYOCERA CORP

EC:

IPC: *G02F1/1343*; *G02F1/133*; *G02F1/13* (+3)

Publication info: **JP2001033756 A** - 2001-02-09

Data supplied from the *esp@cenet* database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-33756

(P 2 0 0 1 - 3 3 7 5 6 A)

(43) 公開日 平成13年2月9日 (2001.2.9)

(51) Int. Cl. ⁷	識別記号	F I	テーマコード (参考)
G02F 1/133	545	G02F 1/133	2H092
	575		2H093
1/1343		1/1343	

審査請求 未請求 請求項の数 2 O L (全6頁)

(21) 出願番号 特願平11-206473

(22) 出願日 平成11年7月21日 (1999.7.21)

(71) 出願人 000006633

京セラ株式会社

京都府京都市伏見区竹田鳥羽殿町6番地

(72) 発明者 馬場 明夫

鹿児島県姶良郡隼人町内999番地3 京セ

ラ株式会社鹿児島隼人工場内

(72) 発明者 川尻 育生

鹿児島県姶良郡隼人町内999番地3 京セ

ラ株式会社鹿児島隼人工場内

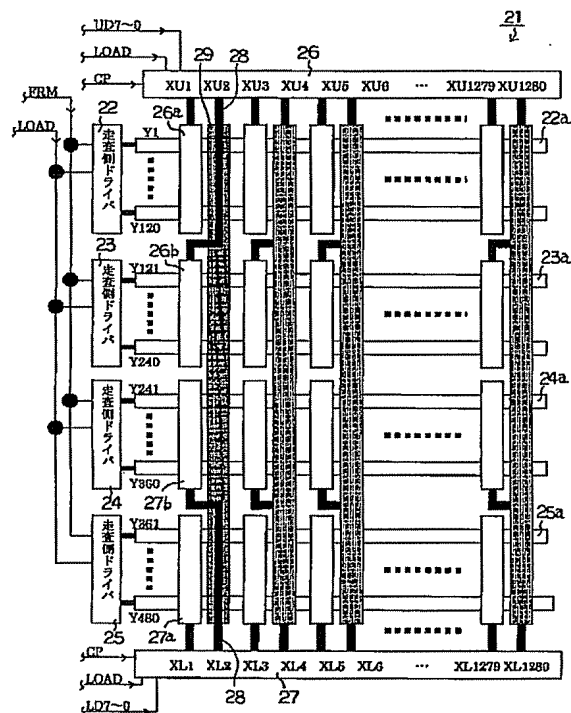
最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】単純マトリックス型のLCDを多分割駆動による高速駆動が可能で、高コントラストで高フレーム周波数に対応できるものとする。

【解決手段】単純マトリックス型の液晶表示装置において、4分割駆動される第一～第四の走査線群22～25と、各走査線群22～25に対応して4つに分割された第一、第二、第三、第四の信号線群26a、26b、27b、27aとを有し、信号側ドライバ26、27に最も近接する第一の信号線群26aと第四の信号線群27a以外の第二、第三の信号線群26b、27bへの入力配線28を、第一の信号線群26aと第四の信号線群27aの各信号線間に形成した。



【特許請求の範囲】

【請求項 1】複数の走査線を主面に形成した第一の透明基板と、複数の信号線を主面に形成した第二の透明基板とを、走査線と信号線とを対向させかつ直交させた状態で液晶層を介して接合させた単純マトリックス型の液晶表示装置において、分割駆動される複数の走査線群と、各走査線群に対応して複数の分割された信号線群とを有し、信号線駆動回路に最も近接する第一の信号線群以外の信号線群への入力配線を第一の信号線群の各信号線間に形成したことを特徴とする液晶表示装置。

【請求項 2】前記入力配線のシート抵抗を $10\ \Omega/\square$ 以下としたことを特徴とする請求項 1 記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、大型液晶パネルを高速駆動可能であり、液晶パネルの大画面化に伴う高フレーム周波数によるコントラスト低下を防止する単純マトリックス型の液晶表示装置に関する。

【0002】

【従来の技術】従来のシングルスキャン用の液晶表示装置 (Liquid Crystal Display: LCD) の液晶パネル 1 の基本構成を図 2 に示す。同図において、1 は、複数の走査線 2 a を主面に形成したガラス等から成る第一の透明基板と、複数の信号線 3 a を主面に形成したガラス等から成る第二の透明基板とを、走査線 2 a と信号線 3 a とを対向させかつ直交させた状態でネマチック液晶等の液晶層を介して、接合させた構成の単純マトリックス型の LCD の液晶パネルであり、前記走査線 2 a (Y1 ~ Y480) 及び信号線 3 a (X1 ~ X640) は ITO (Indium Tin Oxide) 等の透明導電膜から成る。また、2 は走査線 2 a に対し所定の走査線駆動信号 (走査パルス) を順次 (図では上側から) 入力する走査線駆動回路 (以下、走査側ドライバという)、3 は信号線 3 a に対し表示データとしての信号線駆動信号 (信号線パルス) を入力する信号線駆動回路 (以下、信号側ドライバという) である。

【0003】同図において、FRM 信号は一描画期間の開始タイミング、及び 1 ライン目の走査線 2 a の走査開始タイミングを規定するフレーム信号であり、その 1 周期 (1 フレーム) で一画面の描画を行う。LOAD 信号は、FRM 信号を走査線 2 a 数又はそれ以上の数で分割した制御信号であり、走査側ドライバ 2、信号側ドライバ 3 の両方に供給される。そして、走査側ドライバ 2 において、LOAD 信号はその立ち下がりで走査パルスの入力タイミングを規定する走査クロックとして機能し、走査パルスの入力を順次次段の走査線 2 a へシフトするシフトクロックの役目を果たす。一方、信号側ドライバ 3 において、LOAD 信号は信号側ドライバ 3 内のシフトレジスタに取り込まれた表示データを信号線 3 a に出

力させるクロックとして機能する。CP 信号はドットクロック信号であり、表示データを立ち下がりで捉え、信号側ドライバ 3 内のシフトレジスタに格納するタイミングを規定する。D7 ~ D0 は 1 セット 8 ビットで構成された表示データである。

【0004】図 2 のようなシングルスキャン用の LCD では、走査線 2 a を線順次駆動するため、その数が増加するに従い、走査パルス幅がそのままであればフレーム周波数が低下しフリッカ (画面のちらつき) が発生し易くなり、フレーム周波数を保持すると走査パルス幅が狭まり走査パルスのデューティが小さくなり、その結果液晶分子が十分に駆動されずコントラストが低下する。このような問題を解消するものとして、図 3 に示すように、信号線を中央で上下に分割することで画面を上下に 2 分割し、上画面用の走査側ドライバ 1 2、下画面用の走査側ドライバ 1 4、上画面用の信号側ドライバ 1 3、下画面用の信号側ドライバ 1 5、上画面用の走査線 1 2 a、上画面用の信号線 1 3 a、下画面用の走査線 1 4 a、下画面用の信号線 1 5 a を設け、上下の 2 画面を同時駆動する 2 分割駆動法 (デュアルスキャン駆動法) が採用されている。

【0005】このデュアルスキャン駆動法は走査パルス幅を狭める必要がなく、シングルスキャン駆動法に比べ、走査線数が同じならデューティは 2 倍にでき、コントラストは約 2 倍に向上し、また走査線数が増加してもそのデューティを維持または増大できるので、液晶分子を十分に駆動できコントラストを改善できる。

【0006】さらに近年、液晶パネルの大画面化および高精細化に対する要望が高まっており、さらなる走査線数の増加が予想されており、その場合コントラストの低下および応答速度の低下は避けられず、従ってデュアルスキャン駆動法では限界がある。

【0007】このような問題を解決するものとして、透明導電膜と透明絶縁層とを多数積層して多層化した第一透明基板と、第一透明基板に液晶を介して設けた対向電極を有する第二透明基板とを有し、第一透明基板の任意部分の液晶画素の電極を同一の取り出し口から複数取り出すことにより、信号線を 4 分割等して、高速駆動を行う LCD が提案されている (従来例 1: 特開平 6 - 1 3 8 4 7 6 号公報参照)。

【0008】

【発明が解決しようとする課題】しかしながら、上記従来例 1 の LCD は、例えば 2 つの信号電極を同一の取り出し口から取り出し、上側画面用の信号電極 (a 電極) 下に下側画面用の信号電極 (b 電極) を潜り込ませるように形成し、b 電極を下側画面へ延在させる構成としており (従来例 1 の図 1、図 2 参照)、信号電極を多層化している。また、a 電極部と b 電極部とで光透過率が異なるため、これを調整するために b 電極下方にダミー透明導電膜を形成している。従って、従来例 1 の構成で

10

20

30

40

50

は、画面の分割数が増加するほど光透過率が極端に低下し、また多層構造にするために製造工程が複雑になるという問題点があった。

【0009】従って、本発明は上記事情に鑑みて完成されたものであり、その目的は、光透過率の低下が殆どなく、高輝度および高コントラストを維持して画面を2分割以上に分割駆動できるため、大型で高精細な液晶パネルを高速駆動可能とし、また製造工程が複雑化しないので低コストかつ効率良く製造できるものとするところである。

【0010】

【課題を解決するための手段】本発明の液晶表示装置は、複数の走査線を主面に形成した第一の透明基板と、複数の信号線を主面に形成した第二の透明基板とを、走査線と信号線とを対向させかつ直交させた状態で液晶層を介して接合させた単純マトリックス型の液晶表示装置において、分割駆動される複数の走査線群と、各走査線群に対応して複数の分割された信号線群とを有し、信号線駆動回路に最も近接する第一の信号線群以外の信号線群への入力配線を第一の信号線群の各信号線間に形成したことを特徴とする。

【0011】本発明は、上記構成により、入力配線を信号線に積層させる多層構造を採る必要がないので、多分割駆動を行っても光透過率が低下せず、コントラスト等を良好に保持できるという作用効果を有する。

【0012】本発明において、好ましくは、前記入力配線のシート抵抗を $10\Omega/\square$ 以下とする。これにより、各信号線群に入力する信号線パルスの電圧レベルに差が生じず、輝度差による表示ムラが実質的に発生しない。

【0013】

【発明の実施の形態】本発明のLCDについて以下に説明する。本発明の4分割同時駆動用の液晶パネルの基本構成を図1に示す。同図において、21は液晶パネル、22は画面最上部の第一の走査線群(Y1~Y120)22aを走査する第一の走査側ドライバ、23は画面中央上側の第二の走査線群(Y121~Y240)23aを走査する第二の走査側ドライバ、24は画面中央下側の第三の走査線群(Y241~Y360)24aを走査する第三の走査側ドライバ、25は画面最下部の第四の走査線群(Y361~Y480)25aを走査する第四の走査側ドライバである。26は第一の走査線群22aに対応する第一の信号線群(XU1, XU3, XU5, ... XU1279)26aと、第二の走査線群23aに対応する第二の信号線群(XU2, XU4, XU6, ... XU1280)26bとを駆動する上画面用の信号側ドライバ、27は第四の走査線群25aに対応する第四の信号線群(XL1, XL3, XL5, ... XL1279)27aと、第三の走査線群24aに対応する第三の信号線群(XL2, XL4, XL6, ... XL1280)27bとを駆動する下画面用の信号側ドライ

バである。

【0014】そして、4分割同時駆動は以下のように行う。画面上側の第一の信号線群26aと第二の信号線群26bについては、信号側ドライバ26より、XU1電極に対し表示データのUD7, XU2電極に対しUD6, XU3電極に対しUD5, ... XU1279電極に対しUD1, XU1280電極に対しUD0が出力される。画面下側の第四の信号線群27aと第三の信号線群27bについては、信号側ドライバ27より、XL1電極に対し表示データのLD7, XL2電極に対しLD6, XL3電極に対しLD5, ... XL1279電極に対しLD1, XL1280電極に対しLD0が出力される。このように4分割同時駆動を行うことにより高速駆動が可能になり、高フレーム周波数に対応できる。また単純計算しても、走査パルスのデューティはシングルスキャン($1/480$)の4倍($1/120$)、デュアルスキャン($1/240$)の2倍とすることもでき、その結果コントラストが向上する。

【0015】本実施形態では4分割同時駆動について述べたが、同様に2n分割同時駆動(nは1以上の整数)とし、より多分割で駆動することも可能である。また、図1において、第三の走査線群24aおよび第三の信号線群27b等を省いて3分割同時駆動を行うこともでき、同様に(2n+1)分割同時駆動にも本発明を適用しても良い。尚、FRM信号、LOAD信号、CP信号、UD7~UD0信号、LD7~LD0信号については、基本的に図2と同様であるが、LOAD信号により第一~第四の走査線群22a~25aの各一走査線が選択され、かつ第一~第四の信号線群26a, 26b, 27b, 27aに表示データが入力される。

【0016】本発明において、信号線のシート抵抗(表面抵抗率)は一般的に $30\Omega/\square$ 以下である。このような信号線はITO等の透明導電性材料から成る。また、信号線の線幅はカラーとモノクロの違い、液晶パネル21の画面サイズ等により異なるが、例えばVGA (video graphics array; 信号線数640本×走査線数480本)タイプにおいて、カラー表示(信号線数640×3=1920本)で画面サイズ7.7インチの場合約72 μm 以下、カラー表示で画面サイズ10.4インチの場合約100 μm 以下、モノクロ表示(信号線数640本)で画面サイズ7.7インチの場合約240 μm 以下、モノクロ表示で画面サイズ10.4インチの場合約340 μm 以下とすることが好ましく、これにより高精細な画面を作成できる。

【0017】さらに、信号線の厚さは0.1~0.5 μm がよく、0.1 μm 未満ではシート抵抗が大きくなり、0.5 μm を超えると信号線の厚さが不均一になると共に、成膜時間が長くなる。

【0018】そして、本発明では、図1の場合各走査線群22a, 23a, 24a, 25aに対応して4つに分

割された信号線群 2 6 a, 2 6 b, 2 7 b, 2 7 a とし、信号側ドライバ 2 6, 2 7 に最も近接する第一の信号線群 2 6 a と第四の信号線群 2 7 a 以外の信号線群への入力配線 2 8 を、第一の信号線群 2 6 a と第四の信号線群 2 7 a の各信号線間に形成する。これにより、従来のように入力配線 2 8 を信号線に積層させる多層構造を採る必要がないので、多分割駆動を行っても光透過率の低下を抑制し、光透過率を維持できる。また、2 9 はブラックマトリックスであり、入力配線 2 8 の線幅以上の線幅で入力配線 2 8 上に被覆して表示への影響がないようにする。尚、入力配線 2 8 は、第一の信号線群 2 6 a と第四の信号線群 2 7 a に全く同一面内で並行させる必要はなく、形成面が若干（1 層～数層分）異なっても良く、例えば第一の信号線群 2 6 a（第四の信号線群 2 7 a）の厚さ分だけ形成面が異なっても構わない。

【0 0 1 9】さらに、入力配線 2 8 の線幅は $20\mu\text{m}$ 以下とするのが好ましく、 $20\mu\text{m}$ を超えると画素密度が低下し画像が粗くなる。また、入力配線 2 8 の厚さは $0.1\sim 0.5\mu\text{m}$ がよく、 $0.1\mu\text{m}$ 未満ではシート抵抗が大きくなり、 $0.5\mu\text{m}$ を超えると入力配線 2 8 の厚さが不均一になるとともに、成膜時間が長くなる。そして、入力配線 2 8 のシート抵抗は $10\Omega/\square$ 以下が好ましく、 $10\Omega/\square$ を超えると、入力配線 2 8 の電気抵抗の影響で例えば第一の信号線群 2 6 a よりも第二の信号線群 2 6 b での信号線パルスの電圧レベルが低下し、第二の信号線群 2 6 b における輝度が低下し表示ムラが発生し易くなる。入力配線 2 8 の材料としては、より低抵抗化した ITO, Cu, Al, Ag, Au, Cr 等の金属膜等が良い。

【0 0 2 0】上記実施形態では、図 1 に示すように、信号線駆動回路ブロック数が、上画面用の信号側ドライバ 2 6 と下画面用の信号側ドライバ 2 7 の 2 個であるのに対し、信号線群数は 4 つである。このように、基本的に、信号線群数よりも信号線駆動回路ブロック数が少ない場合に本発明を適用するのが好適である。つまり、信号線駆動回路ブロック数よりも信号線群数が多ければ、一つの信号線駆動回路ブロックから複数の信号線群数に入力することになるからである。また、信号線駆動回路ブロック数と信号線群数が同じ場合に、本発明の構成を適用しても構わない。

【0 0 2 1】本発明の LCD は、複数の走査線を主面に形成したガラス等から成る第一の透明基板と、複数の信号線を主面に形成したガラス等から成る第二の透明基板とを、走査線と信号線とを対向させかつ直交させた状態でネマチック液晶等の液晶層を介して、接合させた構成の単純マトリックス型のものであり、STN (Super Twisted Nematic) 型 LCD, TN (Twisted Nematic) 型 LCD, 強誘電性液晶型 LCD, 反強誘電性液晶型 LCD, 相転移液晶型 LCD 等の単純マトリックス型の LCD であれば適用できる。

【0 0 2 2】かくして、本発明は、従来のように入力配線を信号線に積層させる多層構造を採る必要がないので、多分割駆動を行っても光透過率の低下を防止でき、コントラスト等を良好に保持できるという作用効果を有する。

【0 0 2 3】尚、本発明は上記の実施形態に限定されるものではなく、本発明の要旨を逸脱しない範囲内で種々の変更は何等差し支えない。

【0 0 2 4】

【実施例】本発明の実施例を以下に説明する。

【0 0 2 5】（実施例）図 1 の液晶パネル 2 1 を有する LCD を以下のように構成した。VGA {信号線数 640×3 (RGB) 本×走査線数 480 本} タイプ、カラー表示、画面サイズ 7.7 インチとし、信号線のシート抵抗を $30\Omega/\square$ 、信号線幅を $62\mu\text{m}$ 、信号線の厚さを $0.15\mu\text{m}$ 、入力配線 2 8 のシート抵抗を $30\Omega/\square$ 、入力配線 2 8 幅を $15\mu\text{m}$ 、入力配線 2 8 の厚さを $0.15\mu\text{m}$ 、フレーム周波数を 100Hz 、走査パルスのデューティを 120 とした場合、画素密度は 69.5 %、白表示の時の光透過率と黒表示の時の光透過率との差が約 4.9 %、コントラストが約 60 ときわめて優れた特性を示した。

【0 0 2 6】これに対し、比較例として、図 3 のようなデュアルスキャンタイプで、走査パルスのデューティを $1/240$ とした以外は本実施例と同様に作製したもの場合、白表示の時の光透過率と黒表示の時の光透過率との差が約 3.8 %、コントラストが約 20 と劣化した。

【0 0 2 7】

【発明の効果】本発明は、分割駆動される複数の走査線群と、各走査線群に対応して複数の分割された信号線群とを有し、信号線駆動回路に最も近接する第一の信号線群以外の信号線群への入力配線を第一の信号線群の各信号線間に形成したことにより、多分割駆動を行っても光透過率の低下を防止し、コントラスト等の特性を良好に保持できるという作用効果を有する。また、走査線数を増大させた大画面の液晶パネルを、多分割駆動により高速駆動することが可能であり、高コントラストで高フレーム周波数に対応できるという優れた効果も有する。

【図面の簡単な説明】

【図 1】本発明の 4 分割駆動用の液晶パネルを示し、その基本構成のブロック回路図である。

【図 2】従来のシングルスキャン駆動用の液晶パネルを示し、その基本構成のブロック回路図である。

【図 3】従来のデュアルスキャン駆動用の液晶パネルを示し、その基本構成のブロック回路図である。

【符号の説明】

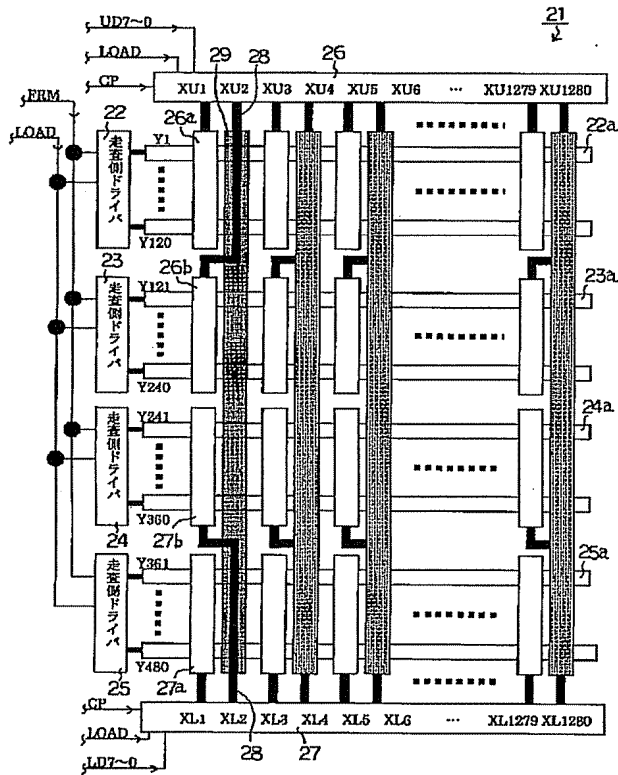
1 : 液晶パネル

2 : 走査側ドライバ

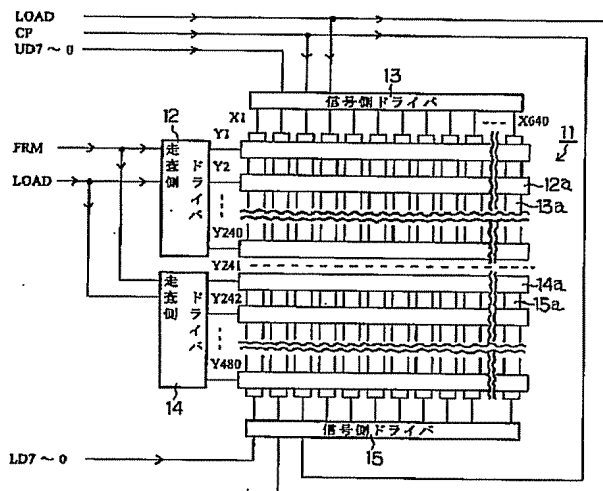
2 a : 走査線

- 3 : 信号側ドライバ
 3 a : 信号線
 21 : 液晶パネル
 22 ~ 25 : 第一 ~ 第四の走査側ドライバ
 22 a ~ 25 a : 第一 ~ 第四の走査線群
 26 : 上画面用の信号側ドライバ

【図 1】

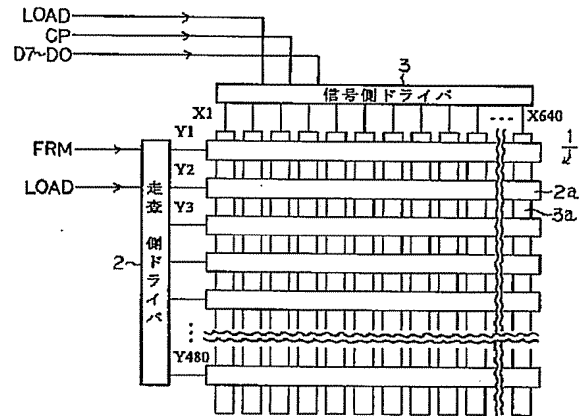


【図 3】



- 26 a, 26 b : 第一, 第二の信号線群
 27 : 下画面用の信号側ドライバ
 27 a, 27 b : 第四, 第三の信号線群
 28 : 入力配線
 29 : ブラックマトリックス

【図 2】



フロントページの続き

Fターム(参考) 2H092 GA06 GA33 HA04 NA01 NA05
NA27 PA09 QA07 QA10 QA11
QA13 QA14
2H093 NA07 NA22 ND04 ND08 ND10
ND32 ND54 NE03 NE06 NF05
NF13 NF14 NF17 NF20 NH01